

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-260560

(43)Date of publication of application : 24.09.1999

(51)Int.Cl.

H05B 33/22

(21)Application number : 10-055317

(71)Applicant : DENSO CORP

(22)Date of filing : 06.03.1998

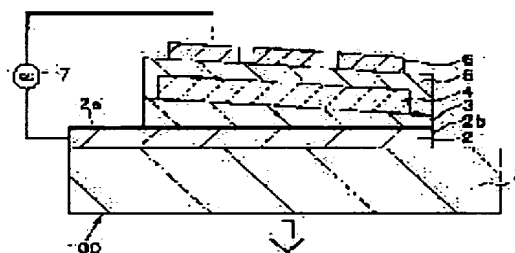
(72)Inventor : ISHIHARA HAJIME
OSADA MASAHIKO
HATTORI TAMOTSU

(54) EL ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent unevenness of brightness in a dotted matrix type EL (electroluminescent) element.

SOLUTION: This EL element 100 is produced by successively laminating a first electrode 2 which is a scanning electrode, a first insulating layer 3, an luminescent layer 4, a second insulating layer 5, a second electrode 6, which is a signal electrode, on a glass substrate 1. The thickness of the first insulating layer 3 becomes gradually thinner from the electrode leading out side in the longitudinal direction of the first electrode 2. Further, the region where the scanning electrode and the signal electrode cross each other at right angles is formed as an luminescent pixel (a display pixel) and the thickness of both insulating layer 3, 5 in one luminescent pixel is made same. Moreover, at least either one of the first electrode 2 and the second electrode 6 in the scanning electrode side is a transparent electrode.



LEGAL STATUS

[Date of request for examination]

23.06.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 1 - 2 6 0 5 6 0

(43) 公開日 平成11年(1999)9月24日

(51) Int. Cl. ⁶

H 0 5 B 33/22

識別記号

F I

H 0 5 B 33/22

Z

審査請求 未請求 請求項の数 3

OL

(全 5 頁)

(21) 出願番号 特願平10-55317

(22) 出願日 平成10年(1998)3月6日

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 石原 元

愛知県刈谷市昭和町1丁目1番地 株式会社
デンソー内

(72) 発明者 長田 雅彦

愛知県刈谷市昭和町1丁目1番地 株式会社
デンソー内

(72) 発明者 服部 有

愛知県刈谷市昭和町1丁目1番地 株式会社
デンソー内

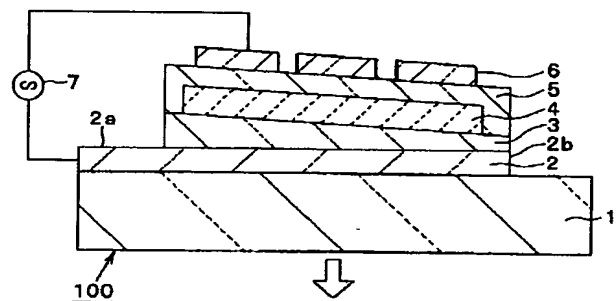
(74) 代理人 弁理士 伊藤 洋二 (外1名)

(54) 【発明の名称】 EL 素子

(57) 【要約】 (修正有)

【課題】 ドットマトリクス方式のEL素子において、輝度むらの発生を防止する。

【解決手段】 EL素子100は、ガラス基板1上に、走査電極である第1電極2、第1絶縁層3、発光層4、第2絶縁層5、信号電極である第2電極6が順次積層されてなる。第1絶縁層3の膜厚は、第1電極2の長手方向に、電極取り出し側から順に薄くなっている。また、走査電極と信号電極とが直交する領域が発光画素（表示画素）として形成され、1つの発光画素内における両絶縁層3、5の膜厚を同一としている。また、第1電極2と第2電極6のうち、少なくとも走査電極2側が透明電極である。



1: ガラス基板
2: 第1電極
3: 第1絶縁体
4: 発光層
5: 第2絶縁体
6: 第2電極

【特許請求の範囲】

【請求項1】 絶縁性基板（1）上に、第1電極（2）、第1絶縁層（3）、発光層（4）、第2絶縁層（5）、第2電極（6）が順次積層され、前記第1及び第2電極（2、6）のうち一方が走査電極（2）、他方が信号電極（6）として構成されるドットマトリクス方式のEL素子において、

前記第1及び第2絶縁層（3、5）のうち少なくとも一方の絶縁層（3）の膜厚が、前記走査電極（2）の長手方向に、電極取り出し側から順に薄くなっていることを特徴とするEL素子。

【請求項2】 前記第1及び第2絶縁層（3、5）の膜厚は、前記走査電極（2）と前記信号電極（6）とが直交することにより形成される発光画素のうち1つの前記発光画素内では同一であることを特徴とする請求項1に記載のEL素子。

【請求項3】 前記第1及び第2電極（2、6）のうち、少なくとも前記走査電極（2）側が透明電極であることを特徴とする請求項1または2に記載のEL素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ドットマトリクス方式のEL（エレクトロルミネッセンス）素子に関する。

【0002】

【従来の技術】一般に、ドットマトリクス方式のEL素子は、絶縁性基板上に、第1電極、第1絶縁層、発光層、第2絶縁層、第2電極が順次積層されており、一方の電極を走査電極、他方の電極を信号電極として表示を行っている。EL素子の発光輝度が駆動周波数に比例して大きくなることは、一般的に知られていることであるが、ドットマトリクス方式のEL素子においては、駆動周波数は走査電極の本数によって決まってくる。そこで、高輝度のEL素子を得るためには、通常、図3、図4のように、見かけ上走査電極の本数を極力少なくする構造がとられている。

【0003】図3のEL素子200では、基板203上において走査電極201と信号電極202とが発光層（図示せず）を挟んで直交するドットマトリクスを形成している。そして、走査電極201を2分割し、走査電極の配線抵抗を低くし、高い発光輝度を得ようとするものである。一方、図4のEL素子300では、基板303上でドットマトリクスを形成する走査電極301と信号電極302のうち走査電極301において、一本毎に反対方向から電極取出しを行っており、駆動回路304を複雑化することなく、高い発光輝度を得ようとするものである。

【0004】

【発明が解決しようとする課題】しかしながら、上記両EL素子200、300においては、走査電極の取り出

し側に最も近い発光画素（ドット）A1及びB1と、最も遠い発光画素（ドット）A2及びB2とには、配線抵抗による配線遅延が生じ、走査電極201、301の取出し側から遠くなればなるほど発光輝度が低くなるため、輝度むらが生じる。

【0005】なお、図3のEL素子200においては、走査電極201を2分割して走査電極の配線抵抗を低くしようとしているが、やはり配線遅延は避けられない。特に、EL素子を大面積にすればするほど、走査電極は長くなるため、走査電極の配線抵抗は高くなり、上記輝度むらは顕著となってくる。また、図3のEL素子200では、走査電極201を2分割しているため、駆動回路204の構成が複雑となり、効率的ではない。

【0006】本発明は上記問題点に鑑みて、ドットマトリクス方式のEL素子において、輝度むらの発生を防止することを目的とする。

【0007】

【課題を解決するための手段】上記輝度むらは、配線遅延によって走査電極の取り出し側から遠い方の発光画素にかけて、見かけ上、発光開始電圧が上昇するために発生することに着目し、走査電極の取り出し側の発光画素よりも遠い方の発光画素における発光開始電圧を下げるような素子構成とすることで、上記問題の解決を図った。

【0008】ここで、EL素子の発光開始電圧 V_{th} は、下記の数式1にて示される。

【0009】

$$\text{【数1】 } V_{th} = E_a \times (t_a + t_i (\epsilon_a / \epsilon_i))$$

ここで、 E_a ：発光層のクランプ電界強度

t_a ：発光層の膜厚

ϵ_a ：発光層の比誘電率

t_i ：絶縁層の膜厚

ϵ_i ：絶縁層の比誘電率

従って、発光開始電圧は、発光層の膜厚、絶縁層の膜厚によって変化させることができる。請求項1ないし請求項3の発明は、発光開始電圧を変化させるために絶縁層の膜厚を工夫したものである。

【0010】なお、発光開始電圧を変化させる方法として発光層の膜厚を変化させることも考えられるが、本発明では、発光層の膜厚を一定としている。この理由は、発光層の膜厚は発光輝度に大きな影響を及ぼす（発光輝度 \propto 発光層膜厚）ため、発光層の膜厚を変化させると、ますます輝度むらがひどくなってしまうからである。すなわち、請求項1記載の発明では、絶縁性基板（1）上に、第1電極（2）、第1絶縁層（3）、発光層

（4）、第2絶縁層（5）、第2電極（6）を順次積層し、上記両電極のうち一方を走査電極（2）、他方を信号電極（6）として構成するドットマトリクス方式のEL素子において、上記両絶縁層のうち少なくとも一方の絶縁層（3）の膜厚を、走査電極（2）の長手方向に、

電極取り出し側から順に薄くしたことを特徴としている。

【0011】本発明では、走査電極（2）取り出し側から遠い発光画素ほど絶縁層（3）の膜厚が薄いため、走査電極（2）取り出し側から遠い発光画素の発光開始電圧は、走査電極（2）取り出し側から近い発光画素の発光開始電圧より低くなる。従って、配線遅延による見かけ上の発光開始電圧の上昇分を補うことができ、輝度むらの発生を防止することができる。

【0012】なお、走査電極（2）の長手方向に電極取り出し側から順に薄くなっているとは、連続的であっても、段階的であってもよく、上記数式1等を考慮して設計することができる。また、ドットマトリクス方式のEL素子においては、走査電極と信号電極とが直交する領域が発光画素（表示画素）として形成される。請求項2記載の発明では、1つの発光画素内における上記両絶縁層（3、5）の膜厚を同一としているから、発光画素内の輝度むらもなくすることができる。特に、1つの発光画素のサイズが大きくなった場合に有効である。

【0013】請求項3では、第1電極と第2電極（2、6）のうち、少なくとも走査電極（2）側が透明電極であることを特徴としており、金属電極に比べて抵抗の高い透明電極でも輝度むらの生じることのない透明EL素子を得ることができる。

【0014】

【発明の実施の形態】以下、本発明を図に示す実施形態について説明する。

（第1実施形態）図1は、本発明の第1実施形態に係るEL素子100の縦断面を示した模式図である。本例では、EL素子100は対角サイズが10インチのものとしている。

【0015】EL素子100は、絶縁性基板である透明なガラス基板1上に、順次、以下の薄膜が積層形成されている。ここで、例えばEL素子100の光取出しは、薄膜積層面と反対のガラス基板1の面の方向（図中の白抜き矢印方向）に行われる。ガラス基板1上には、例えばITO（インジウムチンオキサイド）からなる厚さ（膜厚）650nmの透明なストライプ状の第1電極（走査電極）2が形成されている。そして、電極取出し側の取り出し側部位2aにて外部駆動回路7に電氣的に接続されている。

【0016】第1電極2の形成されたガラス基板1上において、第1電極2の上には例えば透明な酸化タンタル（ Ta_2O_5 ）を主成分とする第1絶縁層3が形成されている。そして、その厚さ（膜厚）は、第1電極2の取り出し側部位2aから、第1電極2の長手方向すなわち反対側の部位2bに向かって、順に連続的に薄くなるように第1絶縁層3が形成されている。

【0017】具体的には、例えば、上記取り出し側部位2aの厚さが500nmであり、上記反対側の部位2b

の厚さが上記取り出し側部位2aの厚さよりも数10nm～100nm薄くなるように形成されている。第1絶縁層3の上には、発光層4が形成されている。発光層4は、例えばマンガン（Mn）の添加された硫化亜鉛（ ZnS ）で厚さ950nm形成されている。発光層4の上には、一様に第2絶縁層5が形成されている。第2絶縁層5は、例えば光学的に透明な酸化珪素（ SiO_xN_y ）から成り、厚さ120nmで形成されている。そして、第2絶縁層5の上には、例えばITOからなる厚さ650nmのストライプ状の第2電極（信号電極）6が形成されている。

【0018】ここで、第1電極2と第2電極6とは、従来技術にて述べたようなストライプ電極が直交して構成されるドットマトリクス電極を構成している。そして、両電極2、6の直交する領域が表示画素としての発光画素（発光ドット）として構成され、外部駆動回路7から電圧印加されることで、発光画素にて発光する。なお、各電極2、6はストライプの1本毎に外部駆動回路7に、図示されていないが電氣的に接続されている次に、上述のEL素子100製造方法を以下に述べる。

【0019】ガラス基板1上にITOを一様にDC（直流電圧）スパッタリングした後、ストライプ形状にエッチングして第1電極2を形成する。次に、 Ta_2O_5 を主成分とする第1絶縁層3をスパッタにより形成する。本例では、アルゴン（Ar）と酸素（ O_2 ）をスパッタガスとしてガス圧0.6Paに保持し、 Ta_2O_5 を主成分とする焼結ターゲットを用いて、高周波電力を2kWから4kWまで徐々に変化させて成膜した。

【0020】具体的には、基板搬送式のスパッタ装置を用いて、基板を搬送させる際に、ガラス基板1の向きを第1絶縁層3を薄くさせたい部分を、基板の進行方向に対して先頭になるように設置し、基板搬送とともに高周波電力を徐々に大きくして成膜した。第1絶縁層3の成膜レートは高周波電力に比例して大きくなるため、高周波電力の小さいときに成膜される部分の第1絶縁層3の膜厚は薄くなり、高周波電力を大きいときに成膜される部分の第1絶縁層3の膜厚は厚くなる。こうして、上記連続的に薄くなった構造を有する第1絶縁層3を形成した。

【0021】続いて、第1絶縁層3上に、硫化亜鉛（ ZnS ）を母体材料とし、発光中心としてマンガン（Mn）を添加した $ZnS:Mn$ から成る発光層4を一様に形成する。具体的には、ガラス基板1の温度を一定に保持し、蒸着装置内を 5×10^{-4} Pa以下に維持し、堆積速度0.1～0.3nm/secの条件で電子ビーム蒸着を行った。

【0022】この後、真空中400～600℃で発光層4の熱処理を行った。次に、発光層4の上に、 SiO_xN_y から成る第2絶縁層5をスパッタにより形成する。具体的には、ガラス基板1の温度を300℃に保持し、

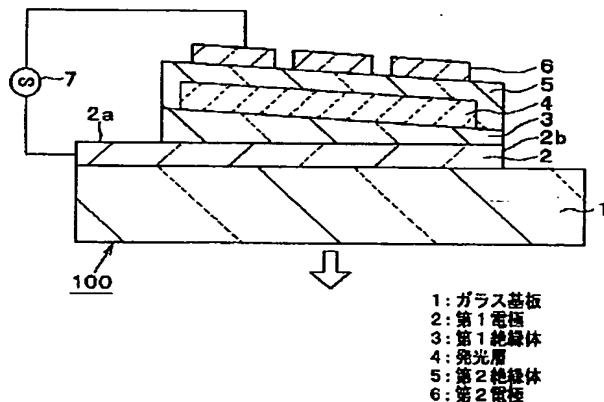
スパッタ装置内にアルゴン (Ar) と窒素 (N₂) と少量の酸素 (O₂) の混合ガスを導入し、ガス圧を 0.5 Pa に保持し、3 kW の高周波電力でシリコンをターゲットとして SiO_xN_y 膜を成膜した。

【0023】次に、第2絶縁層上にITOを一様にDCスパッタリングした後、ストライプ形状にエッチングして第2電極6を形成した。ところで、本実施形態によれば、第1電極(走査電極)2の取り出し側部位2aから遠い発光画素ほど第1絶縁層3の膜厚が薄いため、上記取り出し側部位2aから遠い発光画素の発光開始電圧は、上記取り出し側部位2aから近い発光画素の発光開始電圧より低くなる。従って、配線遅延による見かけ上の発光開始電圧の上昇分を補うことができる。

【0024】また、本実施形態では、外部駆動回路7との接続も、通常のドットマトリクス方式のEL素子と同様の構成が適用できるので、複雑な回路構成は不要である。従って、本実施形態のEL素子100によれば、効率よく輝度むらの発生を防止することができる。さらに、本実施形態では、第1電極と第2電極2、6を、金属電極に比べて抵抗の高いITOを用いた透明電極としているが、第1絶縁層3の配線遅延防止効果によって、輝度むらの発生を防止した透明EL素子を得ることができる。

【0025】(第2実施形態) 図2は、本発明の第2実施形態に係るEL素子100の縦断面を示した模式図である。第1実施形態と異なる点は、第1絶縁層3が、第1電極2の長手方向に、電極取り出し側部位2aから反対側の部位2bに向かって順に連続的に薄くなっている

【図1】



のではなく、1つの発光画素内では第1絶縁層3の膜厚が同一(均一)で、段階的に薄くなっている点である。

【0026】本実施形態によれば、1つの発光画素内における両絶縁層3、5の膜厚を同一としているから、発光画素内の輝度むらもなくすことができる。特に、1つの発光画素のサイズが大きくなった場合に有効である。

(他の実施形態) なお、上記各実施形態では、第1電極2を走査電極とし、第1電極2の長手方向に第1絶縁層3の膜厚を変化させたが、第2電極6を走査電極とし、第2電極6の長手方向に第1絶縁層3の膜厚を変化させたものとしてもよい。

【0027】また、上記各実施形態では、第1絶縁層3の膜厚を変化させたが、光の取り出し側に応じて、第2絶縁層5の膜厚、または、両絶縁層3、5の膜厚を変化させたものとしてもよい。また、発光層4として ZnS:Mn を用いたが、本発明は発光層の種類によって限定されることはなく、ZnS:Tb、SrS:Ce 等其他の材料を用いてもよい。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係るEL素子の縦断面を示した模式図である。

【図2】本発明の第2実施形態に係るEL素子の縦断面を示した模式図である。

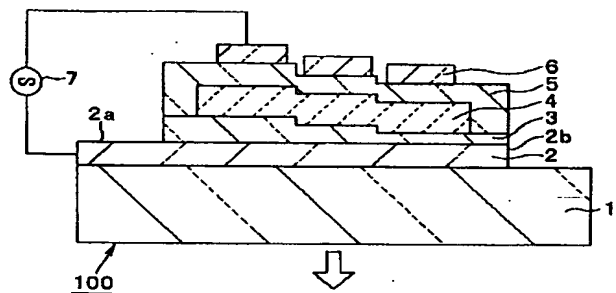
【図3】従来のEL素子の一例を示す模式図である。

【図4】従来のEL素子の他の例を示す模式図である。

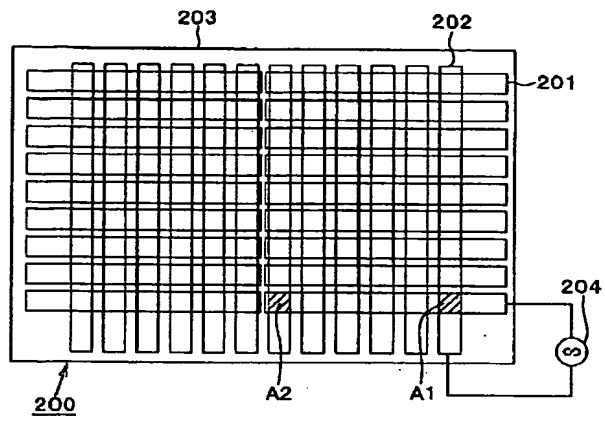
【符号の説明】

1…ガラス基板、2…第1電極、3…第1絶縁層、4…発光層、5…第2絶縁層、6…第2電極。

【図2】



【図 3】



【図 4】

